



Objet : Sujet de Thèse – Cadre de l'étude

Toulouse, le 13 mai 2020

**Titre :** Système électronique intégré de détection rapide de court-circuit pour la protection des composants de puissance à effet de champ en technologie SiC.

**Cadre de l'étude et problématique :**

La société NXP est un leader mondial des solutions intégrées de l'électronique embarquée servant les marchés de l'automobile, du grand public, de l'industriel et des réseaux. Elle réalise depuis de nombreuses années des systèmes électroniques intégrés sur silicium pour la gestion de l'énergie des cartes électroniques, que ce soit pour les segments châssis, moteur, sécurité, confort et loisirs. Ces circuits comportent des circuits de commande rapprochée de composant de puissance de type Carbone de Silicium (SiC). Ces composants, également appelés driver ou gate-driver, assurent l'interface entre le composant de puissance (800V / 100A ou 200A) et la commande logique venant du microprocesseur. A cause des hautes tensions des composants de puissance, il faut une isolation entre la commande du composant de puissance et les entrées/sorties du microcontrôleur. La technologie « smartmos » (technologie microélectronique propriétaire NXP de type BiCMOS) nous permet de développer un boîtier spécifique où l'isolation de la commande avec le microprocesseur est intégrée dans le boîtier de commande du composant de puissance. La technologie « smartmos » offre la capacité de co-intégrer sur le même substrat des composants bipolaires et MOSFET, basse tension, bas courant pour le traitement du signal analogique et numérique, et des composants haute-tension/fort-courant pour la commande des composants de puissance.

Dans le cadre de l'utilisation de composants de puissance à effet de champs de type SiC, le temps de commutation est réduit si on le compare à la génération de composant de type IGBT MOSFET à superjonction. La commutation rapide permet de réduire les pertes d'énergie en commutation. C'est donc un avantage essentiel pour augmenter l'autonomie des véhicules électriques en réduisant les pertes et en contribuant à augmenter le rendement des étages de conversion électronique de puissance des applicatifs. La commande de ces composants de puissance a besoin d'un élément essentiel qui est la protection contre le court-circuit. Cependant à cause de la commutation rapide et de la densité de courant de défaut très élevée mise en jeu par la technologie SiC (MOSFET à conduction de porteurs majoritaires), la détection du court-circuit doit être beaucoup plus rapide que pour un composant de type IGBT Silicium. Pour être plus rapide, il faut diminuer les temps de filtrage qui permettent de se protéger contre les fausses détections. La solution la plus utilisée aujourd'hui, car simple et robuste sur IGBT Silicium, consiste en une mesure « grand-signal » de la tension drain-source  $V_{DS}$  du composant de puissance et de la comparer à un seuil de référence après avoir filtré l'information pour éviter les fausses détections [1] [2] [U. M. Choi 2015]. Le premier inconvénient de

INP ENSEEIHT - 2, rue Camichel - BP 7122 - 31071 Toulouse cedex 7 (France)

Tél. : (33) (0)5 34 32 24 03 - Télécopie : (33) (0)5 61 63 88 75 – sec-n7@laplace.univ-tlse.fr - <http://www.laplace.univ-tlse.fr>



cette solution est la nécessité de disposer d'un composant spécifique haute tension à faible capacité parasite, extérieur au circuit intégré de la commande. Le deuxième inconvénient provient du fait que la mesure du courant du composant de puissance n'est pas directe mais se fait par l'intermédiaire de la tension drain-source du composant quand ce dernier évolue d'un état ohmique à un état saturé en courant. Le principal problème provient du fait que, pendant la commutation, il faut disposer d'un certain temps pour que le composant de puissance passe de l'état ouvert à l'état fermé, d'où la nécessité d'implémenter un filtrage ou un retard pour ne mesurer la tension  $V_{DS}$  qu'une fois la commutation à l'amorçage stabilisée. Cette méthode est par ailleurs mal adaptée aux composants à porteurs majoritaires dont la chute de tension en régime ohmique est fortement dépendante de la température de la puce et du point de fonctionnement en courant imposé par la charge : une surcharge transitoire peut être la cause d'une erreur de détection. Il semble donc très clair que pour plusieurs raisons, pour les composants à commutation plus rapides et en vue de l'élimination des composants externes haute tension, il faut imaginer et concevoir de nouvelles solutions à cette fonction de protection contre les court-circuits [3] [4].

Parmi les nouvelles solutions observées actuellement, on peut évoquer celles relatives à la maîtrise fine de la commande du MOSFET de puissance [Th01] [4]. Il s'agit donc ici d'une approche de mesure "bas signal" du côté de la grille du composant de puissance. En effet la quantité de charges électriques qui entrent et sortent du circuit de commande de grille peut être mesurée et analysée pour déterminer l'état du composant de puissance, en particulier en fonctionnement normal ou en court-circuit [4][5][6], voire dans des états intermédiaires dégradés du transistor. D'autres techniques permettraient également de détecter un régime de court-circuit sur la base de signaux internes à la puce de commande, mais nécessitent une réduction de sa surface consommée et un fonctionnement adapté dans de nombreuses situations (ex : variations du point de fonctionnement, dispersions des composants de puissance, nécessité de calibration).

L'usage de ces nouvelles techniques de détection, par la combinaison de mesures  $V_{GS}$ ,  $I_{GS}$  et l'observation de signaux internes dans les circuits de commande rapprochée:

- permettrait d'éviter l'usage d'un composant haute-tension extérieur (gain de place, de coût et réduction des perturbations),
- d'obtenir une protection de court-circuit plus rapide et plus agile, et s'adaptant à plusieurs conditions, voire de modes d'usage (gestion de la dispersion des composants de puissance et influence de la variation de points de fonctionnement),
- et enfin de diminuer le risque de fausse détection en rendant les méthodes de détection plus robustes et adaptatives.

Dans une logique complémentaire, l'utilisation d'informations internes au sein de la puce CMOS de commande rapprochée permettrait de détecter des régimes de surintensité du transistor MOSFET SiC de puissance autres que ceux de court-circuit. Une telle innovation permettrait d'utiliser ces composants de puissance sans faire appel pour autant à un élément intégré de mesure de courant de puissance (réalisé classiquement via un SENSEFET par exemple), ainsi que de réduire (raison coût) ou de dupliquer (raison safety) les mesures sur les capteurs de courant externes. Cette approche offrirait une protection supplémentaire aux régimes de surintensités.

### **Objectifs :**

L'objectif principal de ces travaux de thèse sera d'apporter des réponses en termes de mesures d'intégration, d'analyses des charges électriques, de robustesse fonctionnelle et technologique, pour en conclure si la méthode proposée pour la commande du composant de puissance permet une détection de court-circuit convenable.

Le circuit de commande devra être capable d'alimenter la grille d'un transistor MOSFET SiC sur une plage de +20V à -10V, avec une charge capacitive compatible avec le composant de puissance en technologie SiC.

Au-delà d'une démarche méthodologique dont les éléments principaux viennent d'être évoqués, les actions clés à entreprendre seront :

- de faire une évaluation de la qualité des mesures de la tension  $V_{GS}$  et du courant  $I_{GS}$ . En effet avec les composants de puissance à commutation rapide, la mesure est très perturbée par les tensions parasites dues aux forts  $di/dt$  présents dans les inductances parasites et la tension de mode commun dynamique présente entre la référence de l'électronique du driver et la référence du circuit digital placé en amont.
- de proposer une solution permettant d'annuler le risque de fausses détections qui sont un point essentiel pour l'utilisateur final.
- de réaliser, un démonstrateur incorporant un circuit spécifique de contrôle hautement intégré sur une technologie silicium de l'entreprise NXP et d'apporter par la mise en œuvre d'un banc de caractérisation la preuve de la pertinence des solutions proposées. La minimisation de la surface et de la puissance électrique consommée par ces nouvelles fonctions devra être considérée, conjointement aux impacts sur le nombre de connexion externes nécessaires.
- de proposer des solutions adaptées aux besoins de sûreté de fonctionnement du système électronique de contrôle et de puissance complet.

Depuis de nombreuses années, le groupe Convertisseurs Statiques du laboratoire LAPLACE crée, étudie et conçoit de nouvelles architectures de contrôle pour la commande rapprochée des composants de puissance afin d'assurer une amélioration constante en termes de coût, de rendement, de performances et d'encombrement de ces dispositifs. Ce groupe développe aussi, depuis de nombreuses années, des activités de recherche et de valorisation sur la robustesse extrême des semi-conducteurs de puissance (dont le MOSFET SiC en court-circuit) et leurs protections rapprochées, la gestion de pannes internes pour architectures de convertisseurs établies et, plus en amont, la définition de nouvelles architectures sécurisées – reconfigurables mêlant des concepts, des propriétés et des innovations d'ordre topologique et technologique [7] [8]

Ainsi, de récentes études réalisées au sein du laboratoire dans le cadre de thèses portant sur les techniques innovantes de commande rapprochée et de protection du composant de puissance et de son intégration apportent déjà quelques éléments de réponse à la problématique soulevée [Th01][Th02][Th03].

### **Informations pratiques pour toute candidature :**

Contexte : Laboratoire Commun SEMA (NXP Toulouse – Laplace) Systèmes embarqués pour la mobilité autonome, <https://www.cnrs.fr/cnrsinnovation-lalettre/actus.php?numero=736>

Contacts :    Nicolas Rouger    [nicolas.rouger@laplace.univ-tlse.fr](mailto:nicolas.rouger@laplace.univ-tlse.fr)  
                  Frédéric Richardeau [frederic.richardeau@laplace.univ-tlse.fr](mailto:frederic.richardeau@laplace.univ-tlse.fr)  
                  Marc Cousineau    [marc.cousineau@laplace.univ-tlse.fr](mailto:marc.cousineau@laplace.univ-tlse.fr)

Profil du candidat : Formation Ingénieur ou Master, microélectronique – électronique analogique, génie-électrique avec un goût prononcé pour l'électronique et l'électronique de puissance. Des compétences en simulation et conception de circuit intégré CMOS seront appréciées.

Acte de candidature : CV détaillé (incluant les coordonnées des référents de stage) avec lettre de motivation et relevés de notes (Bac +3 à Bac +5).

Financement : Les travaux de thèse et le salaire du ou de la doctorante seront financés pendant 36 mois, dans le cadre d'une convention industrielle de formation par la recherche (CIFRE).

## Références :

- [U. M. Choi 2015] U. M. Choi, J. S. Lee, F. Blaabjerg and K. Lee, "Open-Circuit Fault Diagnosis and Fault-Tolerant Control for a Grid-Connected NPC Inverter," in IEEE Transactions on Power Electronics, vol. 31, no. 10, pp. 7234-7247, 2015.
- [1] R. S. Chokhawala, J. Catt and L. Kiraly, "A discussion on IGBT short-circuit behavior and fault protection schemes," in IEEE Transactions on Industry Applications, vol. 31, no. 2, pp. 256-263, March-April 1995, doi: 10.1109/28.370271.
- [2] Haoze Luo, Francesco Iannuzzo, Paula Diaz Reigosa, Frede Blaabjerg, Wuhua Li, Xiangning He, Modern IGBT gate driving methods for enhancing reliability of high-power converters — An overview, Microelectronics Reliability, Volume 58, 2016, Pages 141-150, ISSN 0026-2714, <https://doi.org/10.1016/j.microrel.2015.12.022>.
- [3] A. Maerz, T. Bertelshofer, R. Horff and M. Bakran, "Requirements of short-circuit detection methods and turn-off for wide band gap semiconductors," CIPS 2016; 9th International Conference on Integrated Power Electronics Systems, Nuremberg, Germany, 2016, pp. 1-6.
- [4] Y. Barazi, N. Rouger, F. Richardeau, "Comparison between ig Integration and vgs Derivation methods dedicated to fast Short-Circuit 2D-Diagnosis for Wide Band Gap Power Devices". Matcom 2020. <https://doi.org/10.1016/j.matcom.2020.05.011>
- [5] T. Horiguchi, S. Kinouchi, Y. Nakayama and H. Akagi, "A fast short-circuit protection method using gate charge characteristics of SiC MOSFETs," 2015 IEEE Energy Conversion Congress and Exposition (ECCE), Montreal, QC, 2015, pp. 4759-4764, doi: 10.1109/ECCE.2015.7310332.
- [6] K. Yuasa, S. Nakamichi and I. Omura, "Ultra high speed short circuit protection for IGBT with gate charge sensing," 2010 22nd International Symposium on Power Semiconductor Devices & IC's (ISPSD), Hiroshima, 2010, pp. 37-40.
- [7] « Introduction à la sûreté de fonctionnement de l'onduleur de tension. Modes de défauts principaux et principes de sécurisation », F. Richardeau, Arnaud Gaillard, Techniques de l'Ingénieur, fascicule n°D3179, 10 mai 2017.
- [8] « Introduction à la sûreté de fonctionnement de l'onduleur de tension, Structures de redondance et principes de reconfiguration » F. Richardeau, Arnaud Gaillard, Techniques de l'Ingénieur, fascicule n°D3180, 10 mai 2017.

## Connaissances antérieures du Laboratoire :

### Brevets:

« Capteur électronique de température pour mesurer la température de jonction d'un interrupteur électronique de puissance commandé en fonctionnement et procédé de mesure de la température de la jonction par ce capteur électronique », Pays France. N° Dépôt/publication 1351572. Date de dépôt 22/02/2013. Déposant(s) TECHNOFAN – SATT TTT Université de Toulouse. F. Richardeau, M. Morvan, F. Mosser, P. Rollin, S. Poignant, (Dépôt de brevet suite à un contrat signé le 01/12/2010). Objet du contrat FUI PREMEP 2008 – 2011.

### Thèses et rapports en commande rapprochée de convertisseurs :

- [Th01] Yazan Barazi, «Nouvelles fonctions de gate driver CMOS pour transistors et puissances grand-gap : contrôle rapproché, surveillances et protection ultra-rapide, récupération d'énergie.», titre provisoire, thèse de Doctorat INPT, laboratoire LAPLACE, soutenance prévue en octobre 2020.
- [Th02] Plinio BAU, « Gate driver CMOS pour transistors de puissance MOSFET en SiC dans les applications aéronautiques », thèse de Doctorat INPT, laboratoire LAPLACE / IRT Saint Exupéry, Soutenance prévue en octobre 2020.
- [Th03] François Boige, « Caractérisation et modélisation électrothermique compacte étendue du MOSFET SiC en régime extrême de fonctionnement incluant ses modes de défaillance. Application à la conception

d'une protection intégrée au plus proche du circuit de commande, » thèse de doctorat de Toulouse INP, 27 septembre 2019, Lab. LAPLACE, Université de Toulouse, mémoire en ligne : <http://www.theses.fr/2019INPT0084>

#### Articles récents du LAPLACE sur la thématique driver, court-circuit MOSFET et protection:

[A1] P. Bau, M. Cousineau, B. Cougo, F. Richardeau, N. Rouger, "Modelling and design of High Bandwidth Feedback Loop of CMOS Active Gate Driver for GaN HEMT dv/dt control," IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD), Vienna, Austria, May 17–21, 2020. A paraître.

[A2] N. Rouger, Y. Barazi, M. Cousineau, F. Richardeau, "Modular Multilevel SOI-CMOS Active Gate Driver Architecture for SiC MOSFETs," IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD), Vienna, Austria, May 17–21, 2020. A paraître.

[A3] P. Bau, M. Cousineau, B. Cougo, F. Richardeau, S. Vinnac, D. Flumian, N. Rouger, "Sub-nanosecond delay CMOS Active Gate Driver for Closed-Loop dv/dt Control of GaN Transistors," IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD 19), Shanghai, China, May 19-23, 2019. (oral session). A paraître.

[A4] P. Bau, M. Cousineau, B. Cougo, F. Richardeau, D. Colin and N. Rouger, "A CMOS gate driver with ultra-fast dV/dt embedded control dedicated to optimum EMI and turn-on losses management for GaN power transistors," 2018 14th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), Prague, 2018, pp. 105-108.

[A5] G. Aulagnier, M. Cousineau, T. Meynard, E. Rolland, K. Abouda, "High frequency EMC impact of switching to improve DC-DC converter performances," Power Electronics and Applications (EPE), 2013 15th European Conference on , vol., no., pp.1,9, 2-6 Sept. 2013 (session plénière).

[A6] K. Abouda, G. Aulagnier, E. Rolland, M. Cousineau, "Analytical approach to study Electromagnetic emission EME contributors on DC/DC applications," 2015 10th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo), pp. 77-82, Edinburgh UK, Nov 10-13, 2015.

[A7] G. Aulagnier, M. Cousineau, K. Abouda, E. Rolland, T. Meynard, « Impact CEM haute fréquence des commutations dans un convertisseur Buck. Etude analytique et application aux structures parallèles à commandes entrelacées, » Symposium de Génie Électrique 2014, Cachan, France, 2014.

[A8] G. Aulagnier, M. Cousineau, "High-frequency low-power integrated multiphase converter for automotive applications," ECPE PowerSoC Workshop 'μPE: Powering Low-Power Systems', June 16-17, Munich, Germany, 2015.

[A9] G. Aulagnier, K. Abouda, M. Cousineau, E. Rolland, T. Meynard, "Benefits of multiphase Buck converters in reducing EME (Electromagnetic Emissions)," IEEE Int. Symp. on Electromagnetic Compatibility and EMC Europe, Dresden, Germany, August 16-22, 2015.

.

[A10] Y. Barazi, N. Rouger, and F. Richardeau, "CMOS Gate Driver with Fast Short Circuit Protection for SiC MOSFETs," In Power Semiconductor Devices IC's (ISPSD), 2020 IEEE 32nd International Symposium on, May 2020. A paraître.

[A11] Y. Barazi, N. Rouger, and F. Richardeau, "Comparison between ig Integration and vgs Derivation methods dedicated to fast Short-Circuit 2D-Diagnosis for Wide Band Gap Power Devices," In ELECTRIMACS2019, May 2019.

[A12] Y. Barazi, N. Rouger, and F. Richardeau, "(ig, vgs) Monitoring for Fast and Robust SiC MOSFET Short-Circuit Protection with High Integration Capability," submitted to IEEE ECCE Europe / EPE 2020. A paraître.

[A13] Y. Barazi, F. Boige, N. Rouger, J.-M. Blaquiere, F. Richardeau, "Protection rapide et robuste contre les courts-circuits internes de convertisseurs à base de MOSFETs SiC," soumis à Symposium de Génie Electrique SGE 2020. Accepté pour présentation. A paraître.

- [A14] P. Bau, M. Cousineau, B. Cougo, F. Richardeau and N. Rouger, "CMOS Active Gate Driver for Closed-Loop  $dv/dt$  Control of GaN Transistors," IEEE Transactions on Power Electronics, sous presse, accepté pour publication 2020.
- [A15] R. Grezard, F. Ayel, N. Rouger, and JC. Crébier, "A Gate Driver with Integrated Dead-Time Controller," IEEE Transactions on Power Electronics, Vol 31 :pp 8409 – 8421, Dec 2016.
- [A16] J.C. Crebier, V.S. Nguyen, P. Lefranc, N. Rouger, R. Grezard, F. Ayel, X. Saboret, and P.E Latimier, "Double chips low side - high side configurable full gate driver circuits for a high speed inverter leg. In Integrated Power Systems (CIPS)," 2018 10th International Conference on, Feb 2018.
- [A17] R. Grezard, F. Ayel, N. Rouger, and JC. Crébier, "An Adaptive Output Impedance Gate Drive Circuit for Safer and More Efficient Control of Wide Bandgap Devices," IEEE Workshop on Wide Bandgap Power Devices and Applications, pages 68–71, Oct 2013.
- [A18] F. Boige, F. Richardeau, "Gate leakage-current analysis and modelling of planar and trench power SiC MOSFET devices in extreme short-circuit operation," Journal of Microelectronics Reliability, Volumes 76–77, 2017, Pages 532-538, ISSN 0026-2714, <https://doi.org/10.1016/j.microrel.2017.06.084>.
- [A19] F. Boige, F. Richardeau, D. Trémouilles, S. Lefebvre, G. Guibaud, « Investigation on damaged planar-oxide of 1200V SiC power MOSFETs in non-destructive short-circuit operation, » Journal of Microelectronics Reliability, Volumes 76–77, 2017, Pages 500-506, ISSN 0026-2714, <https://doi.org/10.1016/j.microrel.2017.06.085>.
- [A20] F. Boige, F. Richardeau, S. Lefebvre, M. Cousineau, « SiC power MOSFET in short-circuit operation: Electro-thermal macro-modelling combining physical and numerical approaches with circuit-type implementation Mathematics and Computers in Simulation, 2018, ISSN 0378-4754, <https://doi.org/10.1016/j.matcom.2018.09.020>
- [A21] F. Boige, F. Richardeau, S. Lefebvre, J.-M. Blaquière, G. Guibaud, A. Bourennane, "Ensure an original and safe "Fail-to-Open" mode in planar and trench power SiC MOSFET devices in extreme short-circuit operation," Journal of Microelectronics Reliability, Volumes 88–90, 2018, Pages 598-603, ISSN 0026-2714, <https://doi.org/10.1016/j.microrel.2018.07.026>
- [A22] F. Boige, D. Trémouilles and F. Richardeau, "Physical Origin of the Gate Current Surge During Short-Circuit Operation of SiC MOSFET," IEEE Electron Device Letters, vol. 40, no. 5, pp. 666-669, May 2019, doi: 10.1109/LED.2019.2896939.
- [A23] F. Richardeau, F. Boige, "Circuit-type modelling of SiC power Mosfet in short-circuit operation including selective fail-to-open and fail-to-short modes competition", Microelectronics Reliability, Volumes 100–101, 2019, <https://doi.org/10.1016/j.microrel.2019.113501>.
- [A24] F. Boige, F. Richardeau, S. Lefebvre, « Global electro-thermal modelling and circuit-type simulation of SiC Mosfet power devices in short-circuit operation for critical system analysis," Electrimacs 2017, Toulouse, 4 – 5 juillet 2017, session orale. (Article sélectionné en revue Mathematics and Computers in Simulation pour publication en version étendue et réexamen par le Comité Editorial.)
- [A25] F. Boige, F. Richardeau, "Gate leakage-current analysis and modelling of planar and trench power SiC Mosfet devices in extreme short-circuit operation," 28th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Bordeaux, 25 – 28 septembre 2017, Bordeaux.
- [A26] F. Boige, F. Richardeau, D. Trémouilles, S. Lefebvre, G. Guibaud, "Investigation on damaged planar-oxide of 1200V SiC Power Mosfets in non-destructive short-circuit operation," 28th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, session plénière orale, Bordeaux, 25 – 28 septembre 2017, Bordeaux.
- [A27] F. Boige, F. Richardeau, S. Lefebvre, J.-M. Blaquière, G. Guibaud, "Ensure an original and safe "Fail-to-Open" mode in planar and trench power SiC MOSFET devices in extreme short-circuit operation," 29th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, session plénière orale, Aalborg, Suède, 1er – 5 octobre 2018.
- [A28] Richardeau F., Boige F., Lefebvre S., "Gate leakage-current and open-circuit failure-mode of recent SiC Power Mosfet : overview and analysis of two unique properties for converter protection and possible future safety management," ESARS ITEC 2018, International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles and the International Transportation Electrification,

November 7th – 9th, Nottingham, UK. (Article invité en session spéciale orale "Wide Bandgap Power Devices applications and perspectives for future efficient mobility")

[A29] François Boige, Asad Fayyaz, Alberto Castellazzi, Frédéric Richardeau, Sébastien Vinnac, "Short-circuit robustness of parallel SiC MOSFETs and fail-safe mode strategy", IEEE ECCE EPE Conference and Applications, Geneva, Italia, September 2-6, 2019.

[A30] A. Fayyaz, F. Boige, A. Borghese, A. Castellazzi, F. Richardeau, A. Irace, "Aging and failure mechanisms of SiC Power MOSFETs under repetitive short-circuit pulses of different duration," International Conference on Silicon Carbide and Related Materials 2019, ICSCRM 2019, Kyoto, Japan, from September 29 through to October 4, 2019.

[A31] F. Richardeau, F. Boige, "Circuit-Type modelling of SiC power Mosfet in short-circuit operation including selective fail-to-open and fail-to-short modes competition," ESREF 2019, 30th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Toulouse, from 23th to 26th September 2019.

[A32] F. Richardeau, F. Boige, A. Castellazzi, V. Chazal, A. Fayyaz, A. Borghese, A. Irace, G. Guibaud, « SiC MOSFETs soft and hard failure modes: functional analysis and structural characterization, » 32nd IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD), Hofburg Palace, Vienna (Austria) May 17–21, 2020.

[A33] A. Castellazzi, F. Richardeau, A. Borghese, F. Boige, A. Fayyaz, A. Irace, G. Guibaud, V. Chazal, « Gate-Damage accumulation and off-line recovery effects in SiC power MOSFETs with soft short-circuit failure mode, » 31st European Symposium on Reliability of Electron Devices, Failure Physics and Analysis 5-8 Oct 2020 Athens – Greece (soumis, en cours d'examen).

### **Connaissances antérieures de la société :**

Références récentes de brevets de la société NXP relatifs aux convertisseurs DC-DC et circuits drivers.

- "Mode transitioning in a DC/DC converter using a constant duty cycle difference". US7804283 B2. Sept 2010.
- "Voltage converter apparatus and method therefore". US7786714 B2. Aout 2010.
- "Circuit and method for reducing output noise of regulator". US7834601 B2. Nov 2010
- "Apparatus for optimizing diode conduction time during a deadtime interval". US7800350 B2. Sept 2010
- "Power converter with improved efficiency". US7737670 B2. Avril 2008
- "Electronic switch circuit, converter and method of operation". US7696739 B2. Avril 2010
- "Clocked ramp apparatus for voltage regulator softstart and method for softstarting voltage regulators". US7638995 B2. Dec 2009
- "Battery optimized circuit and system on a chip". US7566993 B2. Juillet 2009
- "Bootstrap clamping circuit for DC/DC regulators and method thereof". US7518352 B2. Avril 2009
- "DC-DC converter for power level tracking power amplifiers". US7190150 B2. Mars 2007
- "Method For Detecting Output Short Circuit In Switching Regulator". US20100045250 A1. Fevrier 2010
- "Single-Inductor Multiple-Output DC/DC Converter Method". US20090079404 A1. Mars 2009